

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# 公開実用 昭和63-191651

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭63-191651

⑬ Int. Cl.

H 01 L 23/50  
23/04

識別記号

庁内整理番号

X-7735-5F  
D-6835-5F

⑭ 公開 昭和63年(1988)12月9日

審査請求 未請求 (全 頁)

⑮ 考案の名称 半導体装置

⑯ 実 願 昭62-82737

⑰ 出 願 昭62(1987)5月28日

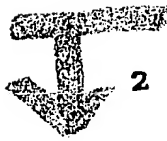
⑱ 考 案 者 加 藤 英 治  
⑲ 出 願 人 ソニー株式会社  
⑳ 代 理 人 弁理士 尾川 秀昭

東京都品川区北品川6丁目7番35号 ソニー株式会社内  
東京都品川区北品川6丁目7番35号

## 明 細 書

### 1. 考案の名称

半導体装置



### 2. 実用新案登録請求の範囲

パッケージ内に収納された半導体素子の電極に接続されたリードがパッケージの外側面の高さ方向における中間部から突出せしめられた半導体装置において、

パッケージのリードが突出された部分から上側における外側面よりも下側における外側面の方が適宜内側に位置するようにされた

ことを特徴とする半導体装置



### 3. 考案の詳細な説明

以下の順序に従って本考案を説明する。

- A. 産業上の利用分野
- B. 考案の概要
- C. 従来技術【第4図】

528

- D. 考案が解決しようとする問題点
- E. 問題点を解決するための手段
- F. 作用
- G. 実施例〔第1図乃至第3図〕
- H. 考案の効果

(A. 産業上の利用分野)

本考案は半導体装置、特にパッケージ内に収納された半導体素子の電極に接続されたリードがパッケージの外側面の高さ方向における中間部から突出せしめられた半導体装置に関する。

(B. 考案の概要)

本考案は、上記の半導体装置において、

リードのパッケージ内の端部からプリント回路基板の配線等に接続される部分に至る長さを短かくするため、

パッケージのリードが突出した部分よりも下側における外側部を切欠いて逃げを設けるようにするものである。

529



(C. 従来技術) [第4図]

第4図はHEMT(高電子移動度トランジスタ)の従来例を示すもので、同図において、aは例えば樹脂からなるパッケージ、b、b、bはリードで、パッケージa上に配置されている。cは1つのリードb上にボンディングされたHEMT素子、d、dは該HEMT素子cの電極とそれに対応するリードb、bとの間を接続するコネクタワイヤ、eはキャップで、その周縁部下端面にてパッケージa表面の周縁部に固定されている。

この第4図に示した従来の半導体装置においてはリードb、b、bがパッケージaとキャップeとからなる封止体の外側面の高さ方向における中間の高さのところから封止体外部に露出していた。

(D. 考案が解決しようとする問題点)

ところで、第4図に示すHEMTをプリント回



路基板 f (2点鎖線で示す) に装着する場合、  
 パッケージ a の底面をプリント回路基板 f 表面上  
 に位置させ、リード b、b、b... の封止体から導  
 出された部分の根元にて下側へ略直角に折り曲げ  
 られた部分の先端部をプリント回路基板 f 表面に  
 形成された配線膜に半田付けするという方法を取  
 るのが普通である。そして、リード b、b、b...  
 の折り曲げは普通リード b、b、b の封止体から  
 導出された部分の根元の下側に当て金 g を当て、  
 該当て金 g から外側へ出た部分を下側へ折り曲げ  
 るようにして行っている。このようにするのは、  
 リード b、b の折り曲げの際にレジンからなる  
 パッケージ a のリード b、b、b が露出した部分  
 が損傷されるのを避けるためである。そのため、  
 当て金 g の幅分の当て代(しろ)が必要となるの  
 でリード b、b、b のコネクタワイヤ d に接続さ  
 れた内端部からプリント回路基板 f の回路に接続  
 された部分に至る距離がその当て代分必然的に長  
 くなり、それがリードによるインダクタンスを大  
 きくする要因となっていた。

531



本考案はこのような問題点を解決すべく為されたものであり、リードの長さをより短くしてプリント回路基板等に取り付けることができるようにすることによりリードによる高周波数特性の低下をより少なくすることを目的とする。

(E. 問題点を解決するための手段)

本考案半導体装置は上記問題点を解決するため、パッケージのリードが突出した部分よりも下側における外側部を切欠いて逃げを設けるようにすることを特徴とする。

(F. 作用)

本考案半導体装置によれば、リードをパッケージの外側面に設けた逃げの分パッケージ内部側の端子に近い位置にて下側に折り曲げることができるので、リードの半導体素子の電極に接続された部分からプリント回路基板に接続される部分に至る長さを短くすることができる。



( G . 実施例 ) [ 第 1 図乃至第 3 図 ]

以下、本考案半導体装置を図示実施例に従って詳細に説明する。

第 1 図及び第 2 図は本考案半導体装置の一つの実施例を示すもので、第 1 図は断面図、第 2 図は斜め下側から見た斜視図である。

図面において、1 は H E M T 素子 2 がボンディングされたソースリード、3 はゲートリード、4 はドレインリードである。5 はリードと H E M T 素子 2 の電極パッドとの間を接続するコネクトワイヤである。

6 は樹脂からなるパッケージで、上記各リードが一体に連結されたリードフレームをモールド金型へインサートしてのインサート成形により形成されたものである。該パッケージ 6 はリード 1、3、4 の上と下とで下側から見た外側面の位置が違っており、リード 1、3、4 から下側の部分において外側面が例えば当て金 g の厚さ分切り欠かれて当て金を逃げるようにされている。6 a はパッケージ 6 のリード 1、3、4 より





も下側の部分における外側面、6 b はリード 1、3、4 よりも上側の部分における外側面であり、外側面 6 a が外側面 6 b よりも内側に位置しているのである。

7 は例えば樹脂からなるキャップで、パッケージ 6 の開口した上端面に固着されている。

このような半導体装置によれば、従来の場合よりもリード 1、3、4 を外側面 6 a の切欠かれた大きさ分パッケージ内部側寄りの位置にて下側に折り曲げることができ、延いてはリードの実効長を短くすることができる。依って、リードにより生ずる寄生インダクタンスを小さくすることができる。尚、外側面 6 a の切欠量、即ち、パッケージ 6 のリード 1、3、4 より上側の部分における外側面 6 b と同じく下側の部分における外側面 6 a との下側から見た位置のずれ量は必ずしも当て金 8 の厚さと同じである必要はない。

第 4 図は本考案をパッケージが中実のタイプの半導体装置に適用した実施例を示す断面図である。本実施例においてもパッケージ 6 のリード



1 よりも下側の部分の外側面 6 a は上側の部分の外側面 6 b よりも内側に寄っている。

尚、上記各実施例においては、パッケージ 6 のリード 1 よりも下側に位置する部分は全体的に外側面 6 a が切り欠かれていた。しかし、外側面 6 a のうちリードの下側にあたる部分のみ切り欠くようにしても良い。

(H. 考案の効果)

以上に述べたように、本考案半導体装置は、パッケージ内に収納された半導体素子の電極に接続されたリードがパッケージの外側面の高さ方向における中間部から突出せしめられた半導体装置において、パッケージのリードが突出された部分から上側における外側面よりも下側における外側面の方が適宜内側に位置するようにされたことを特徴とするものである。

従って、本考案半導体装置によれば、リードをパッケージの外側面に設けた逃げの分パッケージ内部側の端子に近い位置にて下側に折り曲げるこ



とができるので、リードの半導体素子の電極に接続された部分からプリント回路基板に接続される部分に至る長さを短くすることができ、延いてはリードによる寄生インダクタンスを小さくすることができる。

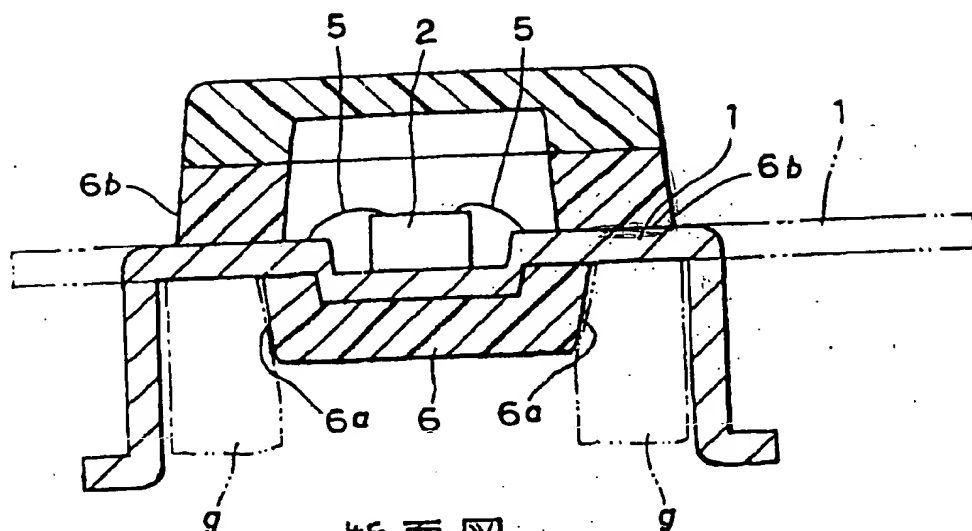
#### 4. 図面の簡単な説明

第1図及び第2図は本考案半導体装置の一つの実施例を説明するためのもので、第1図は断面図、第2図は斜め裏側から見た斜視図、第3図は本考案の別の実施例を示す断面図、第4図は従来例を示す断面図である。

#### 符号の説明

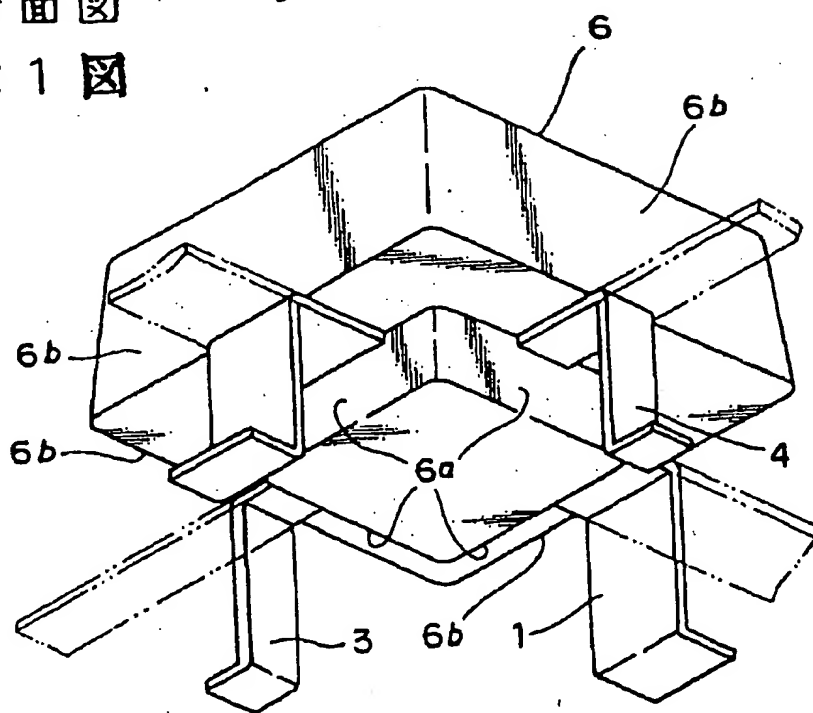
- 1、3、4・・・リード、
- 2・・・半導体素子、6・・・パッケージ、
- 6a・・・パッケージのリードの下側における外側面、
- 6b・・・パッケージのリードの上側における外側面。





断面図  
第1図

- 1, 3, 4... リード  
2... 半導体素子  
6... パッケージ  
6a... リードの下側に  
おける外側面  
6b... リードの上側に  
おける外側面



斜視図  
第2図

537

実開63-191651

出願人  
代理人 弁理士

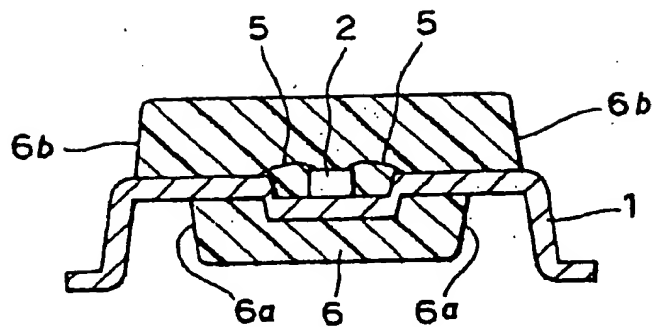
ソ  
尼

一  
川

株  
式

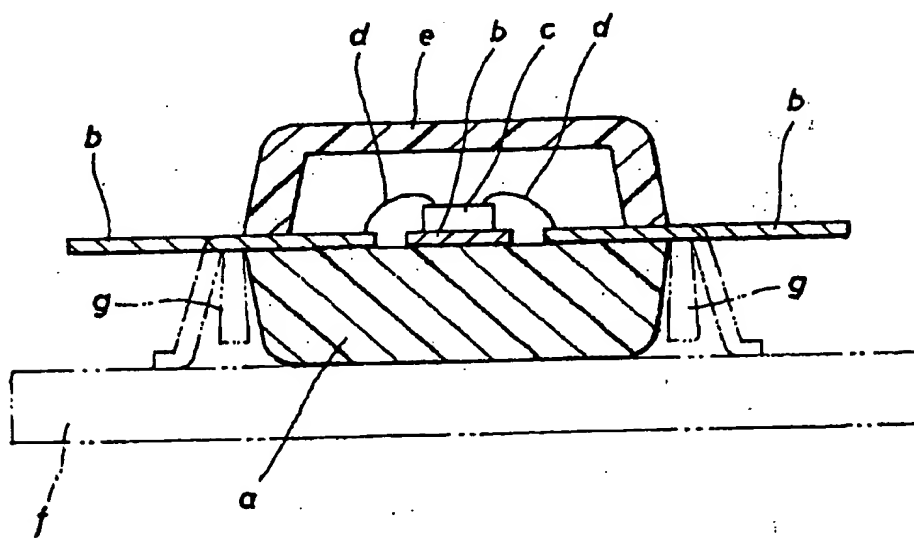
会  
社

昭  
和



- 1... リード  
 2... 半導体素子  
 6... パッケージ  
 6a... リードの下側における外側面  
 6b... リードの上側における外側面

別の実施例の断面図  
第 3 図



断面図 (従来例)  
第 4 図



出 願 人 ソ ニ ー 株 式 会 社  
 小 田 原 市 大 塚 町 一 丁目 一 番 一 号

538

実 施 例 63-191631